



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2019년12월12일  
(11) 등록번호 10-2054951  
(24) 등록일자 2019년12월05일

(51) 국제특허분류(Int. Cl.)  
H01L 27/15 (2006.01) G02B 3/00 (2006.01)  
G02B 3/08 (2006.01) H01L 33/00 (2010.01)  
H01L 33/50 (2010.01) H01L 33/58 (2010.01)  
(52) CPC특허분류  
H01L 27/156 (2013.01)  
G02B 3/005 (2013.01)  
(21) 출원번호 10-2018-0069619  
(22) 출원일자 2018년06월18일  
심사청구일자 2018년06월18일  
(56) 선행기술조사문헌  
JP2007047216 A\*  
(뒷면에 계속)

(73) 특허권자  
(주)라이타이저  
경기도 용인시 기흥구 구성로 357, 에이동  
에이906호, 에이907호(청덕동, 용인테크노밸리지  
지식산업센터)  
(72) 발명자  
민재식  
경기도 성남시 분당구 대왕판교로 660, B-1202호  
이재엽  
경기도 성남시 분당구 대왕판교로 660, B-1202호  
조병구  
경기도 성남시 분당구 대왕판교로 660, B-1202호  
(74) 대리인  
박양호

전체 청구항 수 : 총 2 항

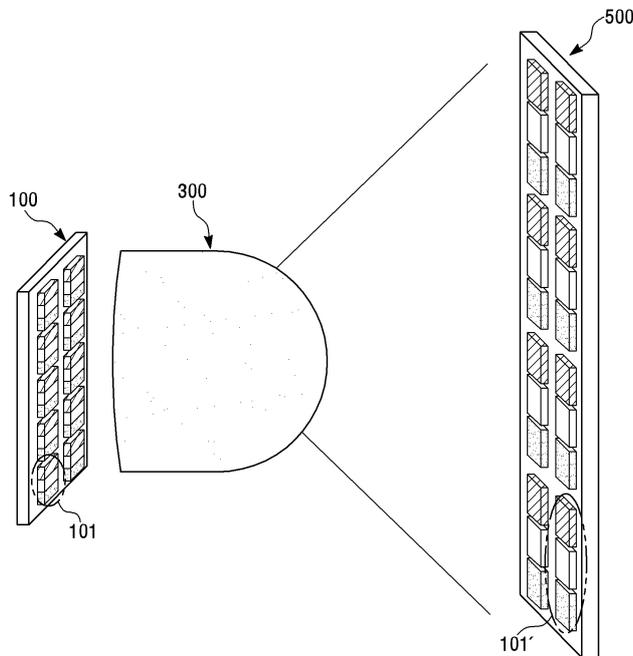
심사관 : 김영진

(54) 발명의 명칭 디스플레이 장치 및 서브 마이크로 발광 다이오드 디스플레이의 제조 방법

(57) 요약

본 발명은 디스플레이 장치 및 서브 마이크로 발광 다이오드 디스플레이의 제조 방법에 관한 것으로서, 보다 상세하게는 서브 마이크로 발광 다이오드 디스플레이를 이용하여 마이크로 발광 다이오드의 물리적/화학적 전사방법의 한계를 극복할 수 있는 디스플레이 장치와 서브 마이크로 발광 다이오드 디스플레이의 제조 방법에 관한 것 (뒷면에 계속)

대표도 - 도4



이다.

실시 형태에 따른 디스플레이 장치는, 기관, 상기 기관 상에 배치된 하나 또는 다수의 발광 모듈을 포함하는 서브 마이크로 발광 다이오드 디스플레이; 상기 서브 마이크로 발광 다이오드 디스플레이로부터 소정 간격 떨어져 배치된 스크린; 및 상기 서브 마이크로 발광 다이오드 디스플레이와 상기 스크린 사이에 배치되고, 상기 서브 마이크로 발광 다이오드 디스플레이로부터 출력되는 출력 영상을 확대하여 상기 스크린으로 광학적으로 전사하는 광학 모듈;을 포함하고, 상기 발광 모듈은, 다수의 발광셀을 포함하고, 상기 각 발광셀은, 서로 다른 파장의 광들이 방출되는 발광 영역 및 상기 발광 영역에 인접하여 상기 기관 상에 배치되고 상기 발광 영역을 제어하는 구동부를 포함한다.

(52) CPC특허분류

*G02B 3/08* (2013.01)  
*H01L 33/005* (2013.01)  
*H01L 33/50* (2013.01)  
*H01L 33/58* (2013.01)

(56) 선행기술조사문헌

JP2011023713 A\*  
 KR1020170108623 A\*  
 US20170069612 A1\*  
 JP2004279507 A  
 KR1020060029820 A  
 KR1020180053864 A  
 KR1020060131881 A

\*는 심사관에 의하여 인용된 문헌

## 명세서

### 청구범위

#### 청구항 1

삭제

#### 청구항 2

삭제

#### 청구항 3

삭제

#### 청구항 4

삭제

#### 청구항 5

삭제

#### 청구항 6

삭제

#### 청구항 7

삭제

#### 청구항 8

기관 상에 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광구조물을 형성하는 단계;

상기 발광구조물을 에칭하는 단계;

상기 에칭된 발광구조물과 상기 기관 상에 절연막을 형성하는 단계;

상기 에칭된 발광구조물에 인접한 상기 절연막 아래의 상기 기관의 상면에 이온을 주입하여 다수의 도핑부를 형성하는 단계;

상기 제1 도전형 반도체층, 상기 제2 도전형 반도체층 및 상기 다수의 도핑부의 적어도 일부가 노출되도록 상기 절연막에 패드 개구를 형성하는 단계;

상기 패드 개구와 상기 다수의 도핑부 중 인접한 두 개의 도핑부 사이에 금속층을 형성하는 단계;

상기 절연막과 상기 금속층 상에 패시베이션층을 형성하는 단계; 및

상기 패시베이션층에 비아를 형성하고, 형성된 비아를 금속 재질로 채워 다층 배선을 형성하는 단계;

를 포함하는, 서브 마이크로 발광 다이오드 디스플레이의 제조 방법.

#### 청구항 9

제8항에 있어서,

상기 발광구조물을 에칭하는 단계는,

상기 활성층과 상기 제2 도전형 반도체층을 다수로 분리하는 단계; 및

상기 다수의 제2 도전형 반도체층 상에 파장 변환층을 형성하는 단계;

를 포함하는, 서브 마이크로 발광 다이오드 디스플레이의 제조 방법.

**청구항 10**

삭제

**발명의 설명**

**기술 분야**

[0001] 본 발명은 디스플레이 장치 및 서브 마이크로 발광 다이오드 디스플레이의 제조 방법에 관한 것으로서, 보다 상세하게는 서브 마이크로 발광 다이오드 디스플레이를 이용하여 마이크로 발광 다이오드의 물리적/화학적 전사방법의 한계를 극복할 수 있는 디스플레이 장치와 서브 마이크로 발광 다이오드 디스플레이의 제조 방법에 관한 것이다.

**배경 기술**

[0002] 발광 다이오드(Light Emitting Diode: LED)는 전류가 인가되면 광을 방출하는 발광 소자 중 하나이다. 발광 다이오드는 저 전압으로 고효율의 광을 방출할 수 있어 에너지 절감 효과가 뛰어나다. 최근, 발광 다이오드의 휘도 문제가 크게 개선되어, 액정표시장치의 백라이트 유닛(Backlight Unit), 전광판, 표시기, 가전 제품 등과 같은 각종 기기에 적용되고 있다.

[0003] 최근 발광 다이오드를 활용한 디스플레이 장치가 활발히 개발되고 있다. 대부분의 디스플레이 장치 기술은 하나의 픽셀을 구현하기 위하여 3개의 발광 다이오드(적색, 녹색, 청색) 칩이 사용하고 있다. 그런데 각 칩마다 구동전류가 차이가 나기 때문에 동일한 구동회로를 구성하는데 어려움이 있다. 또한, 다른 종류의 발광 다이오드 칩이므로, 수명이 서로 다른 단점이 있다.

[0004] 마이크로 발광 다이오드( $\mu$ -LED)의 크기는 5 ~ 200  $\mu$ m 수준으로 매우 작고, 40 인치(inch)의 디스플레이 장치를 구현하기 위해서는 대략 2,500만개 이상의 픽셀이 요구된다. 따라서, 40 인치의 디스플레이 장치를 하나 만드는데 단순한 픽앤플레이스(Pick & Place) 방법으로는 시간적으로 최소 한달이 소요되는 문제가 있다.

[0005] 도 1은 마이크로 발광 다이오드의 물리적/화학적 전사방법의 한계를 설명하는 도면이다.

[0006] 도 1을 참조하면, 기존의 마이크로 발광 다이오드( $\mu$ -LED)는 사파이어 기판 상에 제작된 후, 물리적/화학적 전사(Transfer) 방법에 의해 유리기판 등에 배열된다. 여기서, 전사 공정에는 픽 앤 플레이스(pick & place), 스탬프(stamp) 방식, 정전기 방식 등이 있다. 사파이어 기판 상에 제작된 마이크로 발광 다이오드 칩의 크기가 작고 두께가 얇아서 전사 공정 중에 칩이 파손되거나, 전사가 실패하거나, 칩의 얼리먼트(Alignment)가 실패되거나, 또는 칩의 틸트(Tilt)가 발생하는 등의 문제가 발생되고 있다.

**발명의 내용**

**해결하려는 과제**

[0007] 본 발명은 종래 기술의 문제점을 해결하기 위하여 안출된 것으로, 본 발명의 해결하고자 하는 과제는, 물리적/화학적 전사 공정없이, 광학적 전사를 이용하여 고화질의 영상을 출력할 수 있는 디스플레이 장치를 제공한다.

[0008] 또한, 본 발명의 해결하고자 하는 과제는, 서브 마이크로(sub micro) 발광 다이오드 디스플레이의 제조 방법을 제공한다.

[0009] 본 발명의 해결하고자 하는 과제는 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

**과제의 해결 수단**

[0010] 실시 형태에 따른 디스플레이 장치는, 기판, 상기 기판 상에 배치된 하나 또는 다수의 발광 모듈을 포함하는 서브 마이크로 발광 다이오드 디스플레이; 상기 서브 마이크로 발광 다이오드 디스플레이로부터 소정 간격 떨어져

배치된 스크린; 및 상기 서브 마이크로 발광 다이오드 디스플레이와 상기 스크린 사이에 배치되고, 상기 서브 마이크로 발광 다이오드 디스플레이로부터 출력되는 출력 영상을 확대하여 상기 스크린으로 광학적으로 전사하는 광학 모듈;을 포함하고, 상기 발광 모듈은, 다수의 발광셀을 포함하고, 상기 각 발광셀은, 서로 다른 파장의 광들이 방출되는 발광 영역 및 상기 발광 영역에 인접하여 상기 기판 상에 배치되고 상기 발광 영역을 제어하는 구동부를 포함한다.

[0011] 다른 실시 형태에 따른 서브 마이크로 발광 다이오드 디스플레이의 제조 방법은, 기판 상에 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광구조물을 형성하는 단계; 상기 발광구조물을 에칭하는 단계; 상기 에칭된 발광구조물과 상기 기판 상에 절연막을 형성하는 단계; 상기 에칭된 발광구조물에 인접한 상기 절연막 아래의 상기 기판의 상면에 이온을 주입하여 다수의 도핑부를 형성하는 단계; 상기 제1 도전형 반도체층, 상기 제2 도전형 반도체층 및 상기 다수의 도핑부의 적어도 일부가 노출되도록 상기 절연막에 패드 개구를 형성하는 단계; 상기 패드 개구와 상기 다수의 도핑부 중 인접한 두 개의 도핑부 사이에 금속층을 형성하는 단계; 상기 절연막과 상기 금속층 상에 패시베이션층을 형성하는 단계; 및 상기 패시베이션층에 비아를 형성하고, 형성된 비아를 금속 재질로 채워 다층 배선을 형성하는 단계;를 포함한다.

**발명의 효과**

[0012] 실시 형태에 따른 디스플레이 장치를 사용하면, 물리적/화학적 전사 공정없이, 광학적 전사를 이용하여 고화질의 영상을 출력할 수 있는 이점이 있다.

[0013] 실시 형태에 따른 서브 마이크로 발광 다이오드 디스플레이의 제조 방법을 사용하면, 서브 마이크로 발광 다이오드 디스플레이를 제작할 수 있다.

**도면의 간단한 설명**

[0014] 도 1은 마이크로 발광 다이오드의 물리적/화학적 전사방법의 한계를 설명하는 도면이다.  
 도 2 및 도 3은 본 발명의 디스플레이 장치의 광학적 전사 개념을 설명하기 위한 개념도이다.  
 도 4는 본 발명의 실시 형태에 따른 디스플레이 장치의 분해 사시도이다.  
 도 5는 도 4에 도시된 광학 모듈(300)을 상세히 설명하기 위한 도면이다.  
 도 6은 도 4에 도시된 서브 마이크로 발광 다이오드 디스플레이(100)를 구체적으로 설명하기 위한 도면이다.  
 도 7 내지 도 14는 도 6에 도시된 서브 마이크로 발광 다이오드 디스플레이(100)를 제조하는 방법을 설명하기 위한 도면들이다.

**발명을 실시하기 위한 구체적인 내용**

[0015] 실시 형태의 설명에 있어서, 각 구성 요소의 "상(위) 또는 하(아래)"에 형성되는 것으로 기재되는 경우에 있어, 상(위) 또는 하(아래)는 두 개의 구성 요소들이 서로 직접 접촉되거나 하나 이상의 또 다른 구성 요소가 두 개의 구성 요소들 사이에 배치되어 형성되는 것을 모두 포함한다. 또한, "상(위) 또는 하(아래)"으로 표현되는 경우 하나의 구성 요소를 기준으로 위쪽 방향뿐만 아니라 아래쪽 방향의 의미도 포함할 수 있다.

[0016] 도면에서 각층의 두께나 크기는 설명의 편의 및 명확성을 위하여 과장되거나 생략되거나 또는 개략적으로 도시되었다. 또한 각 구성요소의 크기는 실제크기를 전적으로 반영하는 것은 아니다.

[0017] 도 2 및 도 3은 본 발명의 디스플레이 장치의 광학적 전사 개념을 설명하기 위한 개념도이다.

[0018] 도 2를 참조하면, 좌측에 도시된 고화질 영상을 확대하면 우측에 도시된 저화질 영상이 된다. 여기서, 고화질의 영상을 확대하는 것이 광학적 전사이다. 일반적으로는 고화질 영상을 광학적 전사로 인해 저화질 영상으로 변환다.

[0019] 하지만, 본 발명의 디스플레이 장치는, 도 3을 참조하면, 소정의 고화질 또는 초고화질 영상을 출력하는 영상 출력부(100)가 서브 마이크로 발광 다이오드 디스플레이(Sub  $\mu$ -LED Display)로 구성되기 때문에, 영상 출력부(100)에서 출력되는 고화질 또는 초고화질 영상을 스크린(500)에 광학적 전사시키더라도 스크린(500)에서 출력되는 영상은, 영상 출력부(100)에서 출력되는 영상의 화질보다는 다소 낮지만, 고화질 이상의 화질을 가질 수 있다. 스크린(500)의 해상도는, 1920\*1080 이상이고, 영상 출력부(100)의 해상도는 스크린(500)의 해상도보다

크다. 여기서, 영상 출력부(100)의 해상도는 2배, 4배, 16배 동일 수 있다.

- [0020] 도 4는 본 발명의 실시 형태에 따른 디스플레이 장치의 분해 사시도이다.
- [0021] 도 4를 참조하면, 본 발명의 실시 형태에 따른 디스플레이 장치는, 서브 마이크로 발광 다이오드 디스플레이(100), 광학 모듈(300) 및 스크린(500)을 포함한다. 참고로, 도 4에 있어서, 스크린(500)의 일면(광학 모듈(300)을 바라보는 면)에 도시된 것(101')들은, 실제로 존재하는 구성이 아니라, 서브 마이크로 발광 다이오드 디스플레이(100)에 포함된 발광셀(101)이 렌즈 모듈(300)에 의해 투영된 상을 의미한다.
- [0022] 설명의 편의 상, 광학 모듈(300)과 스크린(500)을 먼저 설명한다.
- [0023] 광학 모듈(300)은 서브 마이크로 발광 다이오드 디스플레이(100)와 스크린(500) 사이에 배치된다. 광학 모듈(300)은 서브 마이크로 발광 다이오드 디스플레이(100)로부터 소정 간격 떨어져 배치될 수 있으며, 스크린(500)으로부터 소정 간격 떨어져 배치될 수 있다. 광학 모듈(300)은 서브 마이크로 발광 다이오드 디스플레이(100)와 스크린(500) 중 어느 하나에 더 인접하여 배치될 수도 있다.
- [0024] 광학 모듈(300)은 서브 마이크로 발광 다이오드 디스플레이(100)에서 출력되는 출력 영상을 스크린(500)으로 전사시킨다. 즉, 광학 모듈(300)은 서브 마이크로 발광 다이오드 디스플레이(100)에서 출력되는 출력 영상을 확대한다.
- [0025] 광학 모듈(300)은 단일의 렌즈로 구성될 수도 있고, 다수의 렌즈로 구성될 수도 있다. 광학 모듈(300)이 다수의 렌즈를 포함하는 예를, 도 5를 참조하여 구체적으로 설명한다.
- [0026] 도 5는 도 4에 도시된 광학 모듈(300)을 상세히 설명하기 위한 도면이다.
- [0027] 도 5를 참조하면, 광학 모듈(300)은 확대 렌즈(310), 프레넬 렌즈(330) 및 렌티큘러 렌즈(350)를 포함할 수 있다.
- [0028] 확대 렌즈(310)는 볼록 렌즈 혹은 거울 등으로 구성될 수 있으며, 서브 마이크로 발광 다이오드 디스플레이(100)에서 출력되는 초고화질 또는 고화질의 영상을 확대하는 역할을 한다. 확대 렌즈(310)가 광학적 전사를 수행한다.
- [0029] 프레넬 렌즈(330)는, 확대 렌즈(310)와 스크린(500) 사이에 배치되며, 확대 렌즈(310)에서 확대된 영상을 스크린(500)에 수직한 방향으로 전사하는 역할을 한다. 프레넬 렌즈(330)는 확대 렌즈(310)보다는 렌티큘러 렌즈(350)에 더 인접하여 배치될 수 있다.
- [0030] 렌티큘러 렌즈(350)는, 프레넬 렌즈(330)와 스크린(500) 사이에 배치되며, 프레넬 렌즈(330)에서 출력되는 영상의 밝기를 제어하여, 관찰자의 눈부심을 방지하는 기능을 갖는다. 렌티큘러 렌즈(350)는 스크린(500)에 인접 또는 접하여 배치될 수 있다.
- [0031] 스크린(500)은 광학 모듈(300)에서 출력되는 영상을 전사받아 외부로 출력한다.
- [0032] 스크린(500)은 광을 전부 또는 일부 투과할 수 있는 재질일 수 있다. 예를 들어, 기판(100)은 유리 기판일 수 있으며, 플라스틱 재질의 기판일 수도 있다. 스크린(500)은 평면을 포함할 수도 있지만, 전체 또는 일부가 곡면을 포함할 수도 있다. 또한, 스크린(500)은 딱딱한(rigid) 재질일 수도 있고, 플렉서블(flexible) 재질로 구성되어 외력에 의해 구부러질 수 있다.
- [0033] 스크린(500)의 가로 길이와 세로 길이는 서브 마이크로 발광 다이오드 디스플레이(100)의 가로 길이와 세로 길이보다 더 클 수 있다.
- [0034] 서브 마이크로 발광 다이오드 디스플레이(100)는 초고화질 또는 고화질의 영상을 출력한다. 도 6을 참조하여 서브 마이크로 발광 다이오드 디스플레이(100)를 구체적으로 설명한다.
- [0035] 도 6은 도 4에 도시된 서브 마이크로 발광 다이오드 디스플레이(100)를 구체적으로 설명하기 위한 도면이다.
- [0036] 도 6의 (a)를 참조하면, 서브 마이크로 발광 다이오드 디스플레이(100)는 기판(150)과 발광 모듈(110)을 포함한다.
- [0037] 발광 모듈(110)은 기판(150) 상에 배치되며, 하나 또는 다수일 수 있다. 발광 모듈(110)의 개수는, 도 4에 도시된 스크린(500)의 크기에 따라 결정될 수 있다. 또한, 다수의 발광 모듈(110)들의 배치 형상은 도 4에 도시된 스크린(500)의 크기나 형상에 따라 결정될 수 있다.

- [0038] 발광 모듈(110)이 다수인 경우, 다수의 발광 모듈(110) 각각은 스크린(500)의 소정 영역에 대응할 수 있다. 좀 더 구체적으로, 발광 모듈(110)과 스크린(500)은 다대일로 대응될 수 있다. 예를 들어, 도 6의 (a)에 도시된 바와 같이 4개의 발광 모듈(110)이 존재하는 경우, 스크린(500)은 한 개일 수 있다. 이 경우, 좌측 상부에 배치된 발광 모듈(110)은, 스크린(500)을 가로와 세로로 등분했을 때, 스크린(500)의 좌측 상부 영역에 대응되고, 좌측 하부에 배치된 발광 모듈은 스크린(500)의 좌측 하부 영역에 대응되며, 우측 상부 영역에 배치된 발광 모듈은 스크린(500)의 우측 상부 영역에 대응되며, 우측 하부 영역에 배치된 발광 모듈은 스크린(500)의 우측 하부 영역에 대응될 수 있다.
- [0039] 다수의 발광 모듈(110) 중 인접한 두 개의 발광 모듈(110)은 서로 소정 간격 떨어져 배치될 수도 있지만, 이에 한정하는 것은 아니며, 다수의 발광 모듈(110) 중 인접한 두 개의 발광 모듈(110)은 서로 붙어서 기관(150) 상에 배치될 수 있다.
- [0040] 기관(150)은 실리콘 재질의 기관일 수 있다. 즉 기관(150)은 실리콘 웨이퍼일 수 있다. 기관(150)의 형상은 원형일 수도 있고, 다각형일 수도 있고, 도 4에 도시된 스크린(500)의 형상에 대응되는 형상일 수도 있다. 기관(150)은 하나 또는 다수의 발광 모듈(110)이 배치될 수 있는 어떠한 재질도 가능하다.
- [0041] 도 6의 (b)는, 도 6의 (a)에 도시된 하나의 발광 모듈(110)을 확대한 평면도이다. 도 6의 (b)를 참조하면, 발광 모듈(110)은 다수의 발광셀(101)을 포함한다. 다수의 발광셀(101)은 소정의 행과 열로 어레이(array) 형태로 배열될 수 있다.
- [0042] 하나의 발광셀(101)은 하나의 픽셀(1 pixel)을 구성할 수 있다. 따라서, 다수의 발광셀(101)은 다수의 픽셀로 명명될 수도 있다. 또한, 하나의 발광셀(101)은 서브 마이크로 발광 다이오드 단위 셀(unit cell)로 명명될 수도 있다.
- [0043] 도 6의 (c)는, 도 6의 (b)에 도시된 하나의 발광셀(101)을 확대한 평면도이다. 도 6의 (c)를 참조하면, 하나의 발광셀(101)의 평면 구조는, 발광 영역(또는 액티브 영역)(101a)과 구동 영역(101b)를 포함한다.
- [0044] 발광 영역(101a)은 다수의 발광 영역을 포함할 수 있다. 다수의 발광 영역 각각에서는 소정의 광이 방출할 수 있다. 다수의 발광 영역에서 방출되는 광들은 서로 다른 파장을 가질 수 있다. 예를 들어, 발광 영역(101a)은 적색 파장의 광이 방출되는 제1 발광 영역, 녹색 파장의 광이 방출되는 제2 발광 영역, 청색 파장의 광이 방출되는 제3 발광 영역을 포함할 수 있다. 다른 예로서, 발광 영역(101a)은 4개의 서로 다른 광이 방출되는 발광 영역을 포함할 수도 있다. 발광 영역(101a)은 적색 파장의 광이 방출되는 제1 발광 영역, 녹색 파장의 광이 방출되는 제2 발광 영역, 청색 파장의 광이 방출되는 제3 발광 영역, 백색 파장의 광이 방출되는 제4 발광 영역을 포함할 수 있다. 또 다른 예로서, 발광 영역(101a)은 5개 이상의 발광 영역을 포함할 수도 있다.
- [0045] 발광 영역(101a) 포함된 다수의 발광 영역은 소정의 행렬(예를 들어, 3\*1, 2\*2)로 배열될 수 있다. 각 발광 영역의 크기는 마이크로 발광 다이오드의 크기와 대응될 수 있다. 예를 들어, 각 발광 영역의 크기는 10 ~ 200  $\mu\text{m}$  일 수 있다.
- [0046] 구동부(101b)는 발광 영역(101a)을 제어할 수 있다. 구동부(101b)는 다수의 구동부를 포함할 수 있다. 다수의 구동부의 개수는 발광 영역(101a)에 포함된 다수의 발광 영역의 개수와 일대일로 대응될 수 있다. 즉, 하나의 구동부(101b)가 발광 영역(101a) 내의 하나의 발광 영역의 구동을 제어할 수 있다. 한편, 다수의 구동부의 개수는 발광 영역(101a)에 포함된 발광 영역의 개수보다 많을 수도 있다. 예를 들어, 다수의 구동부의 개수는 4개 이상일 수 있다.
- [0047] 구동부(101b)는 TFT(Thin film Transistor)를 포함하는 반도체 구동회로일 수 있다. 상기 TFT는 발광 영역(101a)과 전기적으로 연결되고, 외부 제어 신호에 따라 상기 인접한 발광 영역(101a)의 구동을 제어할 수 있다.
- [0048] 도 6의 (d)는, 도 6의 (c)에 도시된 발광 영역(101a)를 A-A'으로 자른 단면도이다. 도 6의 (d)를 참조하면, 발광셀(101)의 적층 구조는, 제1 도전형 반도체층(601), 제1 도전형 반도체층(601) 상의 일 평면 상에 서로 이격되고 특정 파장의 광을 방출하는 다수의 활성층(602a, 602b, 602c), 각각의 활성층(602a, 602b, 602c) 상에 배치된 제2 도전형 반도체층(603a, 603b, 603c), 및 각각의 제2 도전형 반도체층(603a, 603b, 603c) 상에 배치된 다수의 파장 변환층(604a, 604b, 604c)을 포함할 수 있다. 여기서, 다수의 활성층(602a, 602b, 602c)의 개수는 도 6의 (c)에 도시된 발광 영역(101a)에 포함된 다수의 발광 영역의 개수와 대응될 수 있다. 또한, 다수의 제2 도전형 반도체층(603a, 603b, 603c)의 개수도 도 6의 (c)에 도시된 발광 영역(101a)에 포함된 다수의 발광 영역의 개수와 대응될 수 있다.

- [0049] 제1 도전형 반도체층(601)은 도 6의 (a)에 도시된 기관(150)의 상면 상에 배치될 수 있다. 여기서, 제1 도전형 반도체층(601)과 기관(150)의 상면 사이에 접촉층(미도시)이 배치될 수 있다. 여기서, 접촉층은 전도성 에폭시, 전도성 실리콘, 전도성 접착제, 전도성 필름 및 금속 페이스트 중 어느 하나일 수 있다.
- [0050] 제1 도전형 반도체층(601)은 하나로 구성된다. 제1 도전형 반도체층(601)은 공통층(common layer)일 수 있다. 하지만 이에 한정하는 것은 아니며, 경우에 따라 제1 도전형 반도체층(601)은 둘 이상일 수 있고, 활성층 또는/및 제2 도전형 반도체층의 개수보다는 작은 개수로 구성될 수도 있다.
- [0051] 제1 도전형 반도체층(601)은 n형의  $Al_xIn_yGa_{1-x-y}N$  ( $0 \leq x, y, x+y \leq 1$ )으로 형성되는데, n형 불순물로 도핑된 질화물 반도체로 이루어질 수 있다. 예를 들어, GaN, AlGaN, InGaN와 같은 질화물 반도체에 Si, Ge, Se, Te 또는 C 등과 같은 불순물이 도핑된다. 제1 도전형 반도체층(601)은 단층 또는 다층으로 배치될 수 있다.
- [0052] 별도의 도면으로 도시되지 않았지만, 제1 도전형 반도체층(601)은 전류확산층 또는 오믹층을 더 포함할 수 있다. 전류확산층은 전극을 통해 주입된 전류를 확산시키는 역할을 할 수 있고, 오믹층은 전극과의 오믹컨택을 용이하게 하는 역할을 할 수 있다.
- [0053] 다수의 활성층(602a, 602b, 602c)은 제1 도전형 반도체층(601) 상에 배치되고, 서로 인접하는 활성층과 소정 간격 떨어져 배치된다. 다수의 활성층(602a, 602b, 602c) 각각 상에 제2 도전형 반도체층(603a, 603b, 603c)가 배치된다. 다수의 제2 도전형 반도체층(603a, 603b, 603c) 서로 인접한 제2 도전형 반도체층과 소정 간격 떨어져 배치된다.
- [0054] 다수의 활성층(602a, 602b, 602c)은 서로 떨어져 배치되지만, 동일한 물질과 구조를 가질 수 있다. 따라서, 다수의 활성층(602a, 602b, 602c)에서 방출되는 광들의 특정 파장은 동일할 수 있다. 예를 들어, 다수의 활성층(602a, 602b, 602c)에서는 청색 파장의 광이 방출될 수 있다. 그러나 이에 한정하는 것은 아니며, 다수의 활성층(602a, 602b, 602c)에서는 녹색 파장의 광, 적색 파장의 광, 백색 파장의 광 및 자외선 파장의 광 중 어느 하나가 방출될 수도 있다.
- [0055] 각 활성층(602a, 602b, 602c)은 제1 도전형 반도체층(601)을 통해서 주입되는 전자(또는 정공)와 제2 도전형 반도체층(603a, 603b, 603c)을 통해서 주입되는 정공(또는 전자)이 서로 만나서, 활성층(602a, 602b, 602c)의 형성 물질에 따른 밴드 갭(Band Gap) 차이에 의해서 빛을 방출한다.
- [0056] 각 활성층(602a, 602b, 602c)은 단일 우물, 단일 양자우물, 다중 우물, 다중 양자우물 구조(MQW: Multi Quantum Well), 양자 선(Quantum-Wire) 구조, 또는 양자 점(Quantum Dot) 구조 중 적어도 하나로 형성될 수 있다.
- [0057] 각 활성층(602a, 602b, 602c)은 화합물 반도체로 구현될 수 있다. 활성층(602a, 602b, 602c)은 예로서 II족-VI족 및 III족-V족 화합물 반도체 중에서 적어도 하나로 구현될 수 있다.
- [0058] 각 활성층(602a, 602b, 602c)은 교대로 배치된 복수의 우물층과 복수의 장벽층을 포함하며, 우물층/장벽층의 쌍(pair)은 2~30주기로 형성될 수 있다. 우물층/장벽층의 주기는 예를 들어, AlInGaP/AlInGaP, InGaN/GaN, GaN/AlGaN, AlGaN/AlGaN, InGaN/AlGaN, InGaN/InGaN, AlGaAs/GaAs, InGaAs/GaAs, InGaP/GaP, AlInGaP/InGaP, 또는 InP/GaAs의 쌍 중 적어도 하나를 포함한다. 우물층은  $In_xAl_yGa_{1-x-y}P$  ( $0 < x < 1, 0 \leq y \leq 1, 0 \leq x+y < 1$ )의 조성식을 갖는 반도체 재료로 배치될 수 있다. 장벽층은  $In_xAl_yGa_{1-x-y}P$  ( $0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq x+y < 1$ )의 조성식을 갖는 반도체 재료로 형성될 수 있다.
- [0059] 다수의 활성층(602a, 602b, 602c) 각각 상에 제2 도전형 반도체층(603a, 603b, 603c)이 배치될 수 있다. 제2 도전형 반도체층(603a, 603b, 603c)은 다수로 구성된다. 하나의 활성층(602a) 상에 하나의 제2 도전형 반도체층(603a)이 배치될 수 있다. 각 제2 도전형 반도체층(603a, 603b, 603c)는 각 활성층(602a, 602b, 602c)의 상면에 배치되고, 다수의 활성층(602a, 602b, 602c)과 마찬가지로 서로 소정 간격 떨어져 배치될 수 있다.
- [0060] 각 제2 도전형 반도체층(603a, 603b, 603c)은 p형  $Al_xIn_yGa_{1-x-y}N$  ( $0 \leq x, y, x+y \leq 1$ )으로 형성되는데, p형 불순물로 도핑된 반도체 물질로 이루어질 수 있다. 예를 들어, GaN, AlGaN, InGaN과 같은 질화물 반도체에 Mg, Zn 또는 Be 등과 같은 불순물이 도핑된다.
- [0061] 각 제2 도전형 반도체층(603a, 603b, 603c)은 단층 또는 다층으로 배치될 수 있다. 제2 도전형 반도체층(603a, 603b, 603c)은 서로 다른 적어도 두 층이 교대로 배치된 초격자 구조로 형성될 수 있다.
- [0062] 별도의 도면으로 도시되지 않았지만, 제2 도전형 반도체층(603a, 603b, 603c)은 전류확산층 또는 오믹층을 더

포함할 수 있다. 전류확산층은 전극을 통해 주입된 전류를 확산시키는 역할을 할 수 있고, 오믹층은 전극과의 오믹컨택을 용이하게 하는 역할을 할 수 있다.

- [0063] 다수의 제2 도전형 반도체층(603a, 603b, 603c) 각각 상에 파장 변환층(604a, 604b, 604c)이 배치된다. 다수의 파장 변환층(604a, 604b, 604c)은 서로 다른 파장의 광을 방출할 수 있다. 예를 들어, 제1 파장 변환층(604a)는 적색 파장의 광을 방출할 수 있고, 제2 파장 변환층(604b)는 녹색 파장의 광을 방출할 수 있고, 제3 파장변환층(604c)는 청색 파장의 광을 방출할 수 있다. 제1 파장 변환층(604a)의 상면이 적색광을 방출하는 발광 영역이 되고, 제2 파장 변환층(604b)의 상면이 녹색광을 방출하는 발광 영역이 되며, 제3 파장 변환층(604c)의 상면이 적색광을 방출하는 발광 영역이 될 수 있다.
- [0064] 여기서, 제3 파장 변환층(604c)에서 방출되어야 하는 광의 파장이 제3 활성층(602c)에서 방출되는 광의 파장과 동일한 경우에 제2 도전형 반도체층(603c) 상에는 제3 파장 변환층(604c)이 배치되지 않을 수 있다.
- [0065] 다수의 파장 변환층(604a, 604b, 604c)은 퀀텀닷(Quantum Dot) 형광체 또는 YAG 형광체를 포함할 수 있다. 퀀텀닷 형광체는 적색 파장의 광을 방출하는 적색 퀀텀닷 형광체, 녹색 파장의 광을 방출하는 녹색 퀀텀닷 형광체, 청색 파장의 광을 방출하는 청색 퀀텀닷 형광체를 포함할 수 있다. 각 파장 변환층(604a, 604b, 604c)에 포함되는 퀀텀닷 형광체는 해당 발광 영역에서 방출되는 광의 파장에 따라 결정될 수 있다. 야그(YAG) 형광체도 마찬가지이다.
- [0066] 도 7 내지 도 14는 도 6에 도시된 서브 마이크로 발광 다이오드 디스플레이(100)를 제조하는 방법을 설명하기 위한 도면들이다.
- [0067] 도 7을 참조하면, 기판 (150) 상에 발광구조물(600')을 형성한다. 여기서, 발광구조물(600')은 제1 도전형 반도체층(601), 활성층(602') 및 제2 도전형 반도체층(603')을 포함할 수 있다. 여기서, 발광구조물(600')은 에피(EPI) 또는 에피택셜층(Epitaxial layer)으로 명명될 수도 있다.
- [0068] 구체적으로, 기판(150)의 상면에 순차적으로 제1 도전형 반도체층(601), 활성층(602') 및 제2 도전형 반도체층(603')을 형성한다. 구체적으로, 기판(150)의 상면에 제1 도전형 반도체층(601), 활성층(602') 및 제2 도전형 반도체층(603')을 순차적으로 성장시킨다. 여기서, 기판(150)은 실리콘 웨이퍼(Si wafer)일 수 있다.
- [0069] 기판(150)의 상면에 제1 도전형 반도체층(601)을 형성시키기 전에, 기판(150)의 상면에 버퍼층(buffer layer)을 형성시킬 수 있다. 버퍼층을 형성한 후, 버퍼층 상에 제1 도전형 반도체층(601)을 형성시키면, 기판(150)과 제1 도전형 반도체층(601) 사이의 격자불일치를 완화할 수 있다.
- [0070] 도 8을 참조하면, 발광구조물(600')을 에칭(etching)한다. 발광구조물(600')을 에칭하여 에칭된 발광구조물(600)을 형성한다. 발광구조물(600')을 에칭하는 이유는, 도 6의 (c)에 도시된 발광 영역(101a)을 정의하고, 구동부(101b)가 배치될 영역을 정의하기 위함이다.
- [0071] 별도의 도면으로 도시하지 않았지만, 발광구조물(600')을 에칭(etching)한 후, 활성층(602')과 제2 도전형 반도체층(603')을 다수의 단위 셀로 분리하여, 도 6의 (d)에 도시된 다수의 활성층(602a, 602b, 602c)과 다수의 제2 도전형 반도체층(603a, 603b, 603c)을 형성할 수 있다. 그리고, 다수의 제2 도전형 반도체층(603a, 603b, 603c) 상에 다수의 파장 변환층(604a, 604b, 604c)을 형성할 수 있다.
- [0072] 좀 더 구체적으로, 활성층(602')과 제2 도전형 반도체층(603')을 다수로 분리하는 방법으로는 대표적으로 반도체 건식 식각(Full Dry Etch)이 있다. 제2 도전형 반도체층(603')과 활성층(602')을 도 6의 (c)에 도시된 발광 영역(101a) 내의 발광 영역의 개수에 맞게 분리할 수 있다. 여기서, 하나의 단위 셀은 하나의 활성층(602a)과 하나의 제2 도전형 반도체층(603a)을 포함한다. 또한, 제1 도전형 반도체층(601)은, 제2 도전형 반도체층(603')과 활성층(602')를 다수로 분리하는 과정에서 제1 도전형 반도체층(601)의 상부에 소정의 흠집, 예를 들어 소정의 트렌치가 형성될 수도 있다.
- [0073] 다수의 파장 변환층(604a, 604b, 604c)은 소정의 퀀텀닷을 가질 수 있다. 다수의 파장 변환층(604a, 604b, 604c)은 퀀텀닷과 실리콘을 배합한 형광체액을 프린팅(printing) 또는 디스펜싱(dispensing) 방법으로 다수의 제2 도전형 반도체층(603a, 603b, 603c) 상에 형성할 수 있다. 또한, 다수의 파장 변환층(604a, 604b, 604c)은 소정의 YAG 형광체를 가질 수 있다.
- [0074] 에칭된 발광구조물(600)은 제1 도전형 반도체층(601), 다수의 활성층(602a, 602b, 602c), 및 다수의 제2 도전형 반도체층(603a, 603b, 603c)을 포함하고, 여기에 다수의 파장 변환층(604a, 604b, 604c)을 더 포함할 수 있다. 여기서, 다수의 제2 도전형 반도체층(603a, 603b, 603c) 중 어느 하나의 제2 도전형 반도체층 상에는 파장 변환

층이 배치되지 않을 수도 있다.

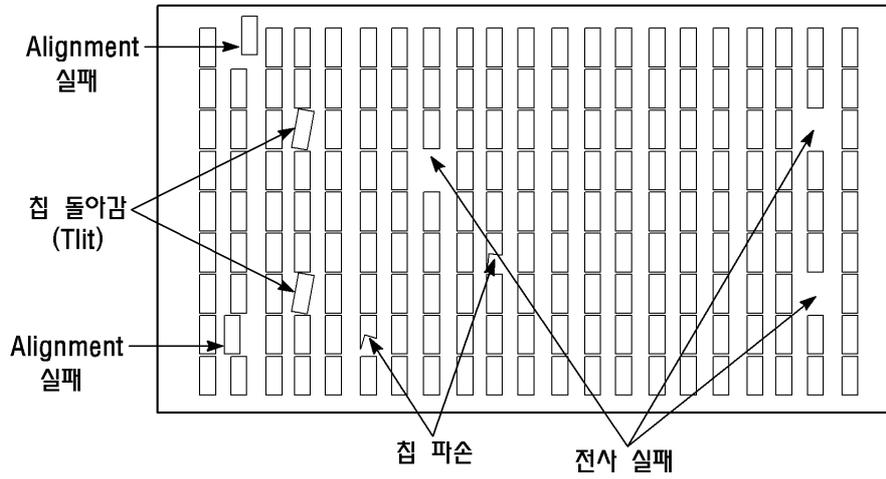
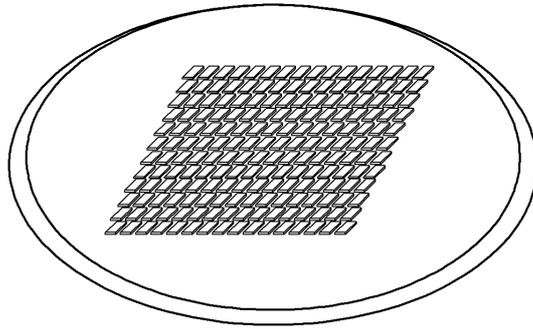
- [0075] 도 9를 참조하면, 절연막(900)을 형성한다. 절연막(900)은 에칭된 발광구조물(600)과 기관(150)의 표면 전체를 절연한다. 절연막(900)은 산화물(Oxide)일 수 있다.
- [0076] 도 10을 참조하면, 기관(150)에 도핑부(1000s, 1000d)를 형성한다. 도핑부(1000s, 1000d)는 에칭된 발광구조물(600)에 인접한 기관(150)의 상면에 다수로 형성하는 것이 바람직하다. 도핑부(1000s, 1000d)는 이온 주입법을 통해 절연막(900) 아래에 형성될 수 있다. 도핑부(1000s, 1000d)는 도 6의 (c)에 도시된 구동부(101b)로 이용된다. 도핑부(1000s, 1000d)는 제1 도핑부(1000s)와 제2 도핑부(1000d)를 포함할 수 있다. 예를 들어, 제1 도핑부(1000s)는 트랜지스터의 소스로, 제2 도핑부(1000d)는 트랜지스터의 드레인으로 기능할 수 있다.
- [0077] 도 11을 참조하면, 절연막(900)에 패드 개구(pad opening, 1100a, 1100b, 1100s, 1100d)를 형성한다. 패드 개구(1100a, 1100b, 1100s, 1100d)는 다수로 형성될 수 있다. 제1 패드 개구(1100a)는 에칭된 발광구조물(600)의 제1 도전형 반도체층(601)의 상면의 일부를 노출시키고, 제2 패드 개구(1100b)는 에칭된 발광구조물(600)의 제2 도전형 반도체층(603a)의 상면의 일부를 노출시키며, 제3 패드 개구(1100s)는 제1 도핑부(1000s)의 상면의 일부를 노출시킬 수 있다. 그리고, 제4 패드 개구(1100d)는 제2 도핑부(1000d)의 상면의 일부를 노출시킬 수 있다.
- [0078] 도 12를 참조하면, 패드 개구(pad opening, 1100a, 1100b, 1100s, 1100d)에 금속층(1200a, 1200b, 1200s, 1200d)을 형성한다. 금속층(1200a, 1200b, 1200s, 1200d)은 제1 패드 개구(1100a)에 형성된 제1 금속층(1200a), 제2 패드 개구(1100b)에 형성된 제2 금속층(1200b), 제3 패드 개구(1100s)에 형성된 제3 금속층(1200s) 및 제4 패드 개구(1100d)에 형성된 제4 금속층(1200d)을 포함할 수 있다.
- [0079] 제3 패드 개구(1100s)에 형성된 제3 금속층(1200s)과 제4 개구 패드(1100d)에 형성된 제4 금속층(1200d) 사이의 절연막(900) 상에 게이트 금속층(1200g)을 형성한다.
- [0080] 도 13을 참조하면, 패시베이션층(passivation layer, 1500)을 형성하고, 패시베이션층(1500)에 소정의 비아(via)를 형성하고, 비아(via)를 금속 재질로 채워 다수의 배선(1300a, 1300b, 1300s, 1300d)을 형성한다. 또한, 도 14를 참조하면, 패시베이션층(1500) 상에 추가의 패시베이션층(1700)을 형성할 수 있다.
- [0081] 이상에서 실시 형태들에 설명된 특징, 구조, 효과 등은 본 발명의 적어도 하나의 실시 형태에 포함되며, 반드시 하나의 실시 형태에만 한정되는 것은 아니다. 나아가, 각 실시 형태에서 예시된 특징, 구조, 효과 등은 실시 형태들이 속하는 분야의 통상의 지식을 가지는 자에 의해 다른 실시 형태들에 대해서도 조합 또는 변형되어 실시 가능하다. 따라서 이러한 조합과 변형에 관계된 내용들은 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.
- [0082] 또한, 이상에서 실시 형태를 중심으로 설명하였으나 이는 단지 예시일 뿐 본 발명을 한정하는 것이 아니며, 본 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 실시 형태의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러 가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 실시 형태에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있는 것이다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부된 청구 범위에서 규정하는 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

**부호의 설명**

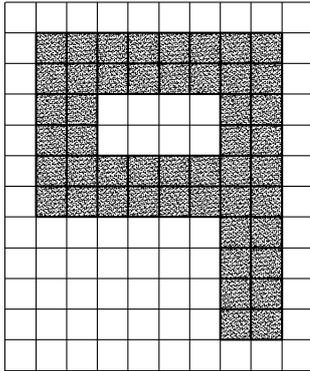
- [0083] 100: 서브 마이크로 발광 다이오드 디스플레이
- 150: 기관
- 300: 광학 모듈
- 500: 스크린

도면

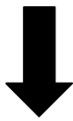
도면1



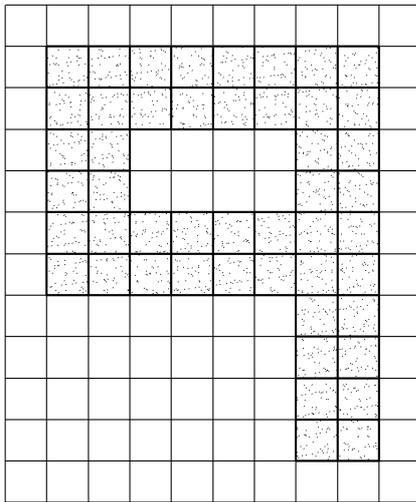
도면2



<고화질>

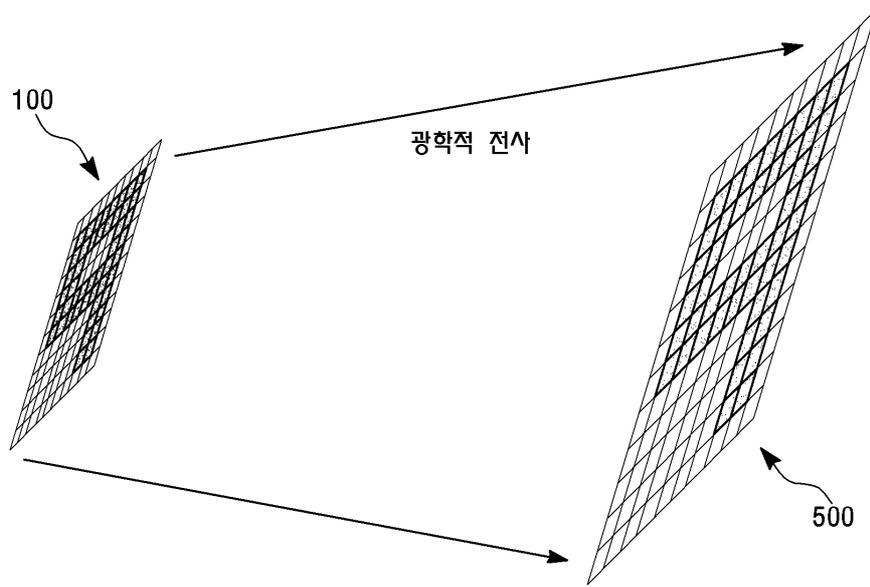


광학적 전사

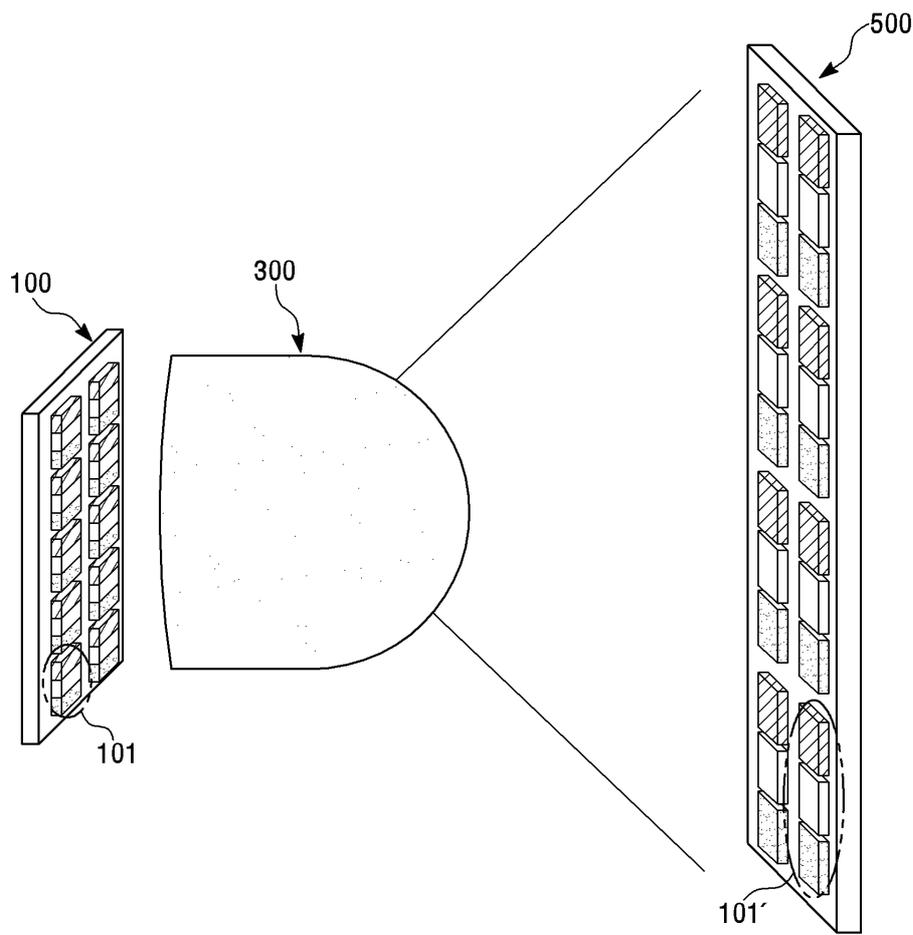


<저화질>

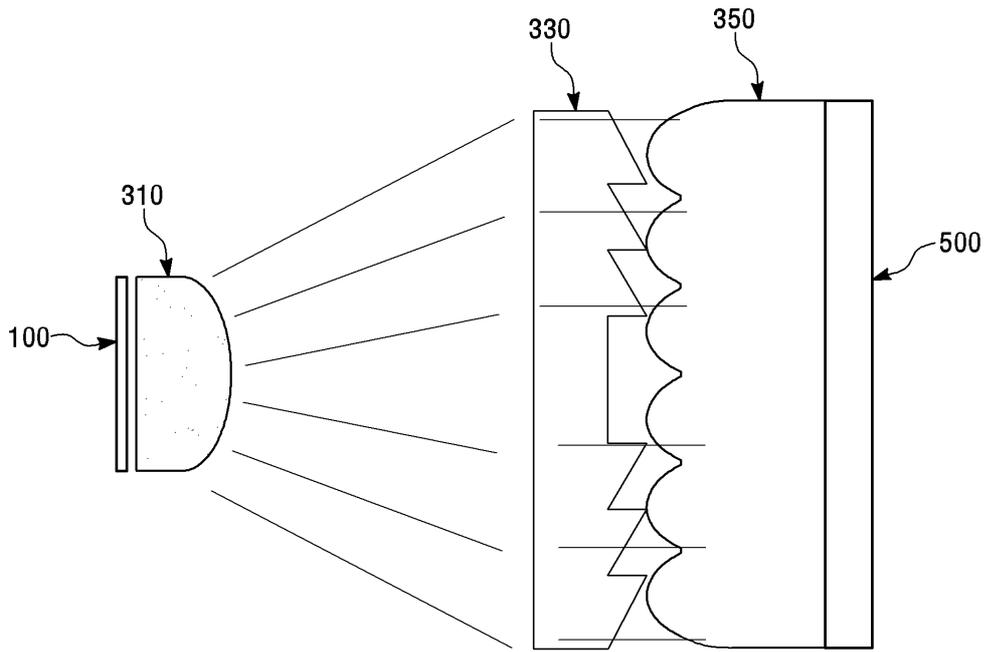
도면3



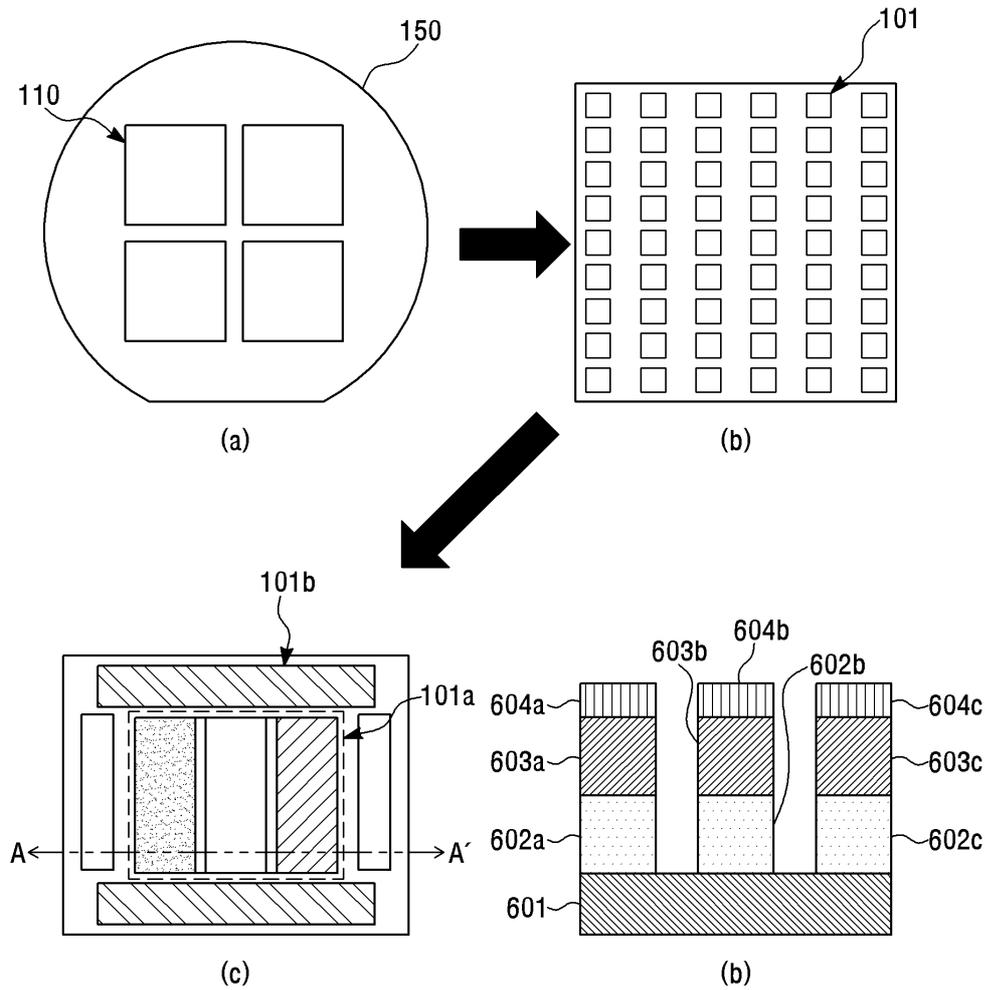
도면4



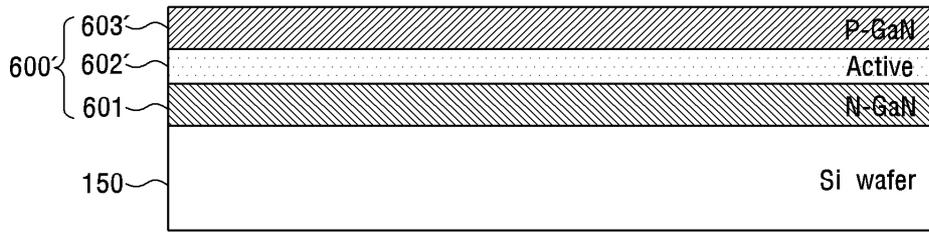
도면5



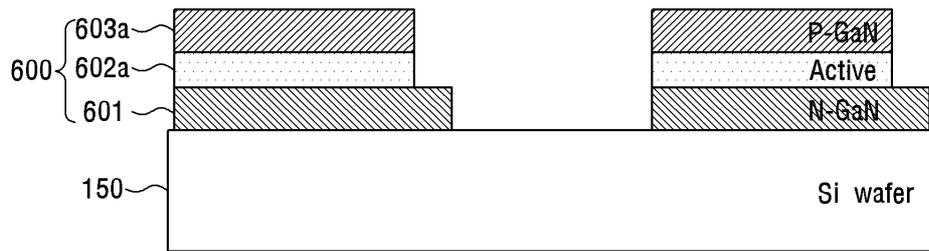
도면6



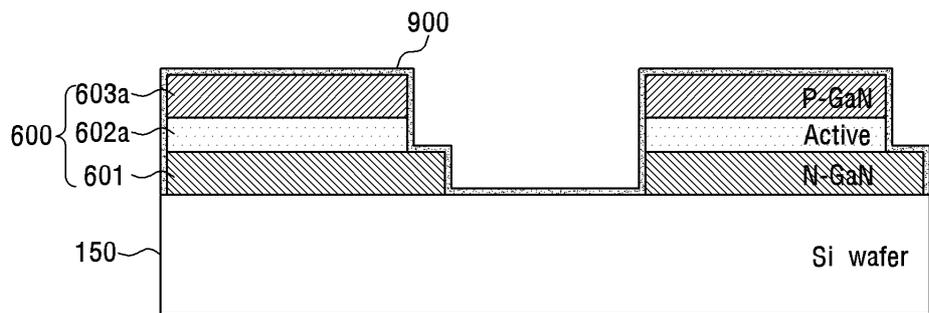
도면7



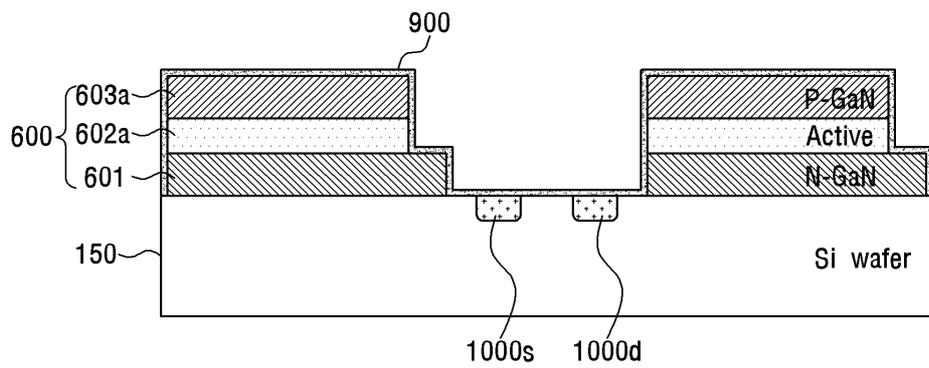
도면8



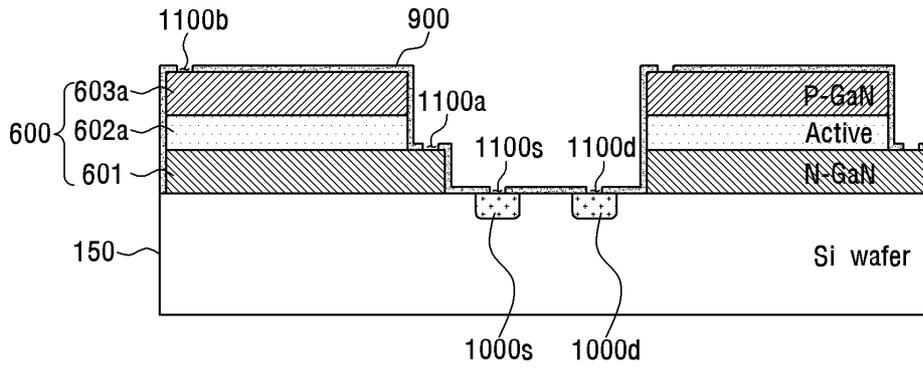
도면9



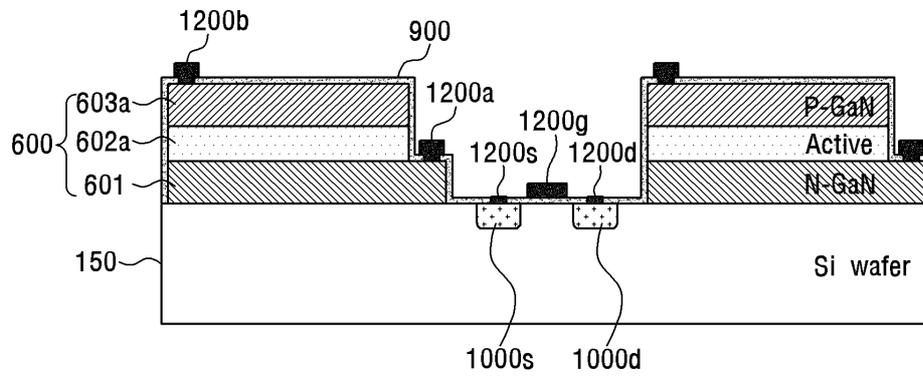
도면10



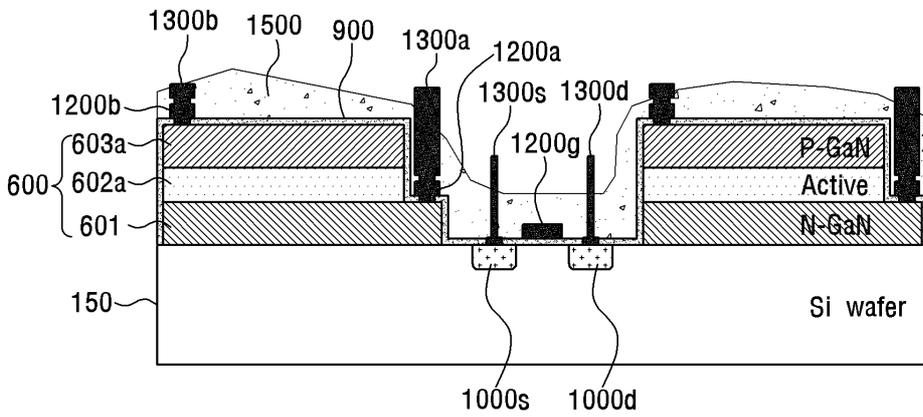
도면11



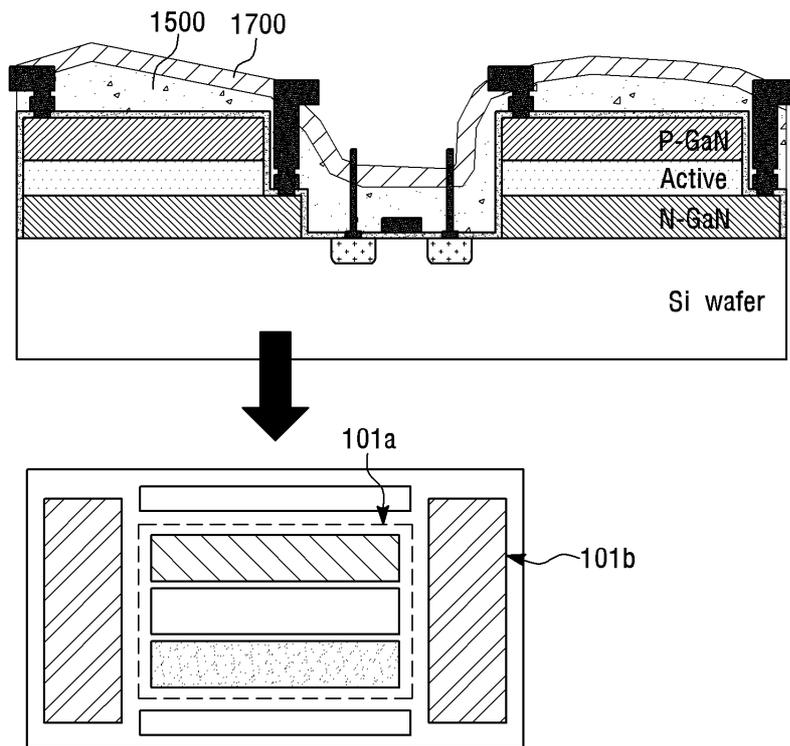
도면12



도면13



도면14



|         |  |         |            |
|---------|--|---------|------------|
| 专利名称(译) | 显示设备和制造亚微发光二极管显示器的方法   |         |            |
| 公开(公告)号 | <a href="#">KR102054951B1</a>                                | 公开(公告)日 | 2019-12-12 |
| 申请号     | KR1020180069619  | 申请日     | 2018-06-18 |
| [标]发明人  | 민재식<br>이재엽<br>조병구  |         |            |
| 发明人     | 민재식<br>이재엽<br>조병구  |         |            |
| IPC分类号  | H01L27/15 G02B3/00 G02B3/08 H01L33/00 H01L33/50 H01L33/58    |         |            |
| CPC分类号  | H01L27/156 G02B3/005 G02B3/08 H01L33/005 H01L33/50 H01L33/58 |         |            |
| 代理人(译)  | Bakyangho  |         |            |
| 审查员(译)  | 金荣斤  |         |            |
| 外部链接    | <a href="#">Espacenet</a>                                    |         |            |

摘要(译)

显示装置和用于制造亚微发光二极管显示器的方法技术领域本发明涉及显示装置和用于制造亚微发光二极管显示器的方法。更具体地，本发明涉及能够克服通过使用亚微发光的微发光二极管的物理和化学转移方法的局限性的显示装置和用于制造亚微发光二极管显示器的方法。二极管显示。根据本发明的示例性实施方式，显示装置包括：亚微发光二极管显示器，包括基板和设置在该基板上的一个或多个发光模块；屏幕与亚微发光二极管显示器隔开预定距离；光学模块，布置在所述亚微发光二极管显示器和所述屏幕之间，并被配置为放大从所述亚微发光二极管显示器输出的输出图像，并将所述图像光学传输到所述屏幕。发光模块包括多个发光单元，其中每个发光单元包括：发光区域，在该发光区域中发射具有不同波长的光；以及驱动单元，其设置在基板上与发光区域相邻并控制发光区域。

